

多端子MOSFET素子によるセンサ・集積回路設計の 共通プラットフォーム化とIoT分野への応用

原田 知親

山形大学 大学院理工学研究科 情報・エレクトロニクス専攻
山形大学有機材料システムフロンティアセンター (FROM)

半導体集積化センサの設計・試作、
低電圧情報処理集積回路設計・試作、
IoT/ICTデバイス・システム設計・
運用のご相談・共同研究なら、ぜひ！
※これらに必要な半導体人材は、
ファブを活かすためのセンサ情報処理と
その情報処理集積回路設計です！

研究背景と目的

IoT、ビックデータ解析にもなって → 検出する物理量も多岐にわたる
センサの利用機会が増加 (温度・湿度・加速度など)

従来のセンサ

- ①材料がセンサによって異なり、それぞれの作製プロセスが必要
- ②電気回路とは別に配置する必要があり、占有面積が増大

Si材料、MOSFET化

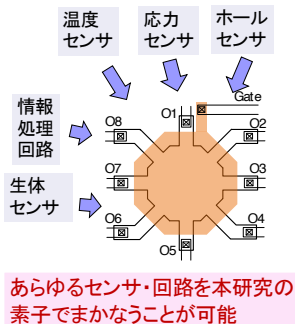
MOSFETセンサ

- ①既存のSiプロセスで作製可能
- ②低コスト化
- ③回路組込が容易、小面積化

同一設計・同一集積

センサを含めた回路の 同一設計・集積化

- 回路設計における標準デバイス化
- 回路中へのセンサ組込みが容易
- センサを含んだ回路設計の容易化

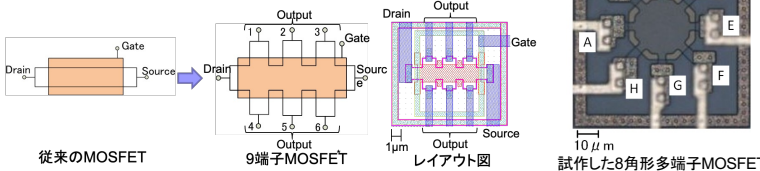


あらゆるセンサ・回路を本研究の
素子でまかなうことが可能

センサ・回路の共通プラットフォームデバイスとしての
多端子MOSFETの活用&IoT分野への応用

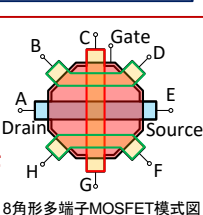
多端子MOSFETの概要(派生種も含む)

MOSFETのGate, Source, Drain, Bulk(基板)の他に、
これらの電極とは全く独立した端子を配置することで、
MOSFETの動作をしながら、センシング動作が可能なデバイス



多端子MOSFETの動作モード

- (1)回路素子として、MOSFET動作
→ 集積回路の1基本素子として
- (2)Drain-Sourceに直交する2端子を出力端子としたセンサ動作
→ 磁界や応力といった物理量の検出
- (3)Drain-Sourceに直交しない2端子を出力端子としたセンサ動作
→ 温度の物理量検出

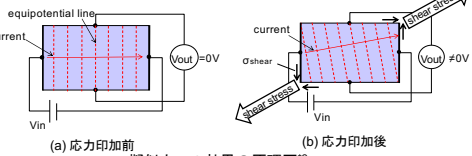


(1),(2),(3)の動作はそれぞれ並行動作が可能
回路動作や多種センサ動作を
1つの素子で同時に行える

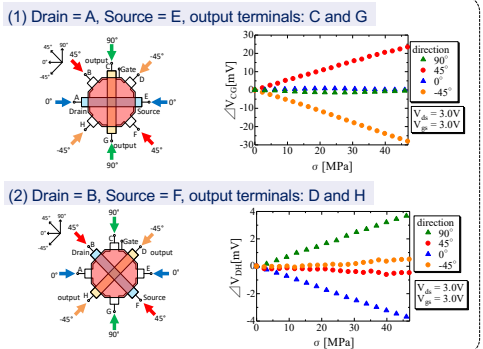
(例) Drain-Source=A-Eとした場合の動作

動作モード	(1)	(2)	(3)
使用端子例	A-E	C-G	B-D, H-F
用途	MOSFET	磁界、応力検出	温度検出

応力検出動作評価



応力印加前 → 抵抗長手方向に平行な電流(出力電圧=0)
応力印加後 → 抵抗変化に異方向性が生じる(出力電圧≠0)



応力ひずみの大きさの検出だけでなく、
8方向の応力検出を1つのデバイスで可能

微細化&回路組込みに対応

- 180 nm 1P5M CMOSプロセスで作製済
- 2.0μm CMOSプロセスと同等に動作可能
- 多端子MOSFETの寸法は、同じデザインルールでのMOSFETとほぼ同じ寸法
- VDEC※で試作・評価実績あり

※本チップ試作は東京大学大規模集積システム設計教育研究センター
を通しローム(株)および凸版印刷(株)の協力で進められたものである。

生体センサ・ガスセンサ応用

(例)飽和領域
 $V_{TEMP} = V_{(x_2)} - V_{(x_1)} = (V_{GS} - V_{TH}) \left(\sqrt{1 - \frac{x_2}{L}} - \sqrt{1 - \frac{x_1}{L}} \right)$
 $= -A(V_{GS} - V_{TH})$

V_{TH} (threshold voltage of the MOSFET):
・温度依存性による温度検出
 V_{GS} : ガス吸着剤、修飾子等による電位の変化
(ゲート電圧の変化)
例: ガスセンサ・イオンセンサ等

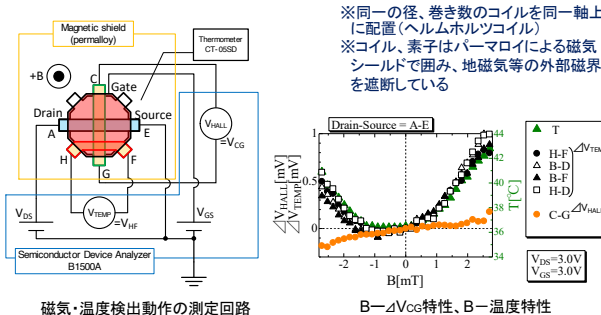
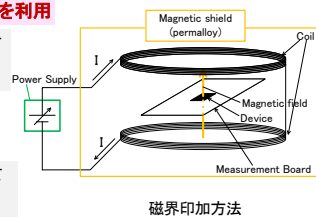
磁気検出・温度検出動作評価

磁界検出原理として、ホール効果を利用

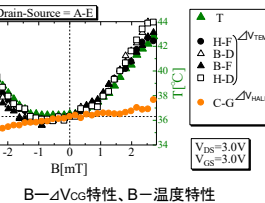
Drain-Source端子に対して
直交する磁界検出用
出力端子で検出

磁界印加にともなう発熱 (素子周辺の温度変化)

Drain-Source端子に対して
並行する温度検出用
出力端子で検出



磁気・温度検出動作の測定回路

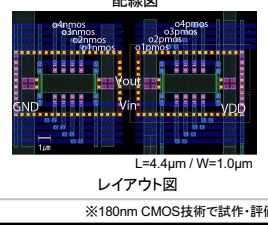
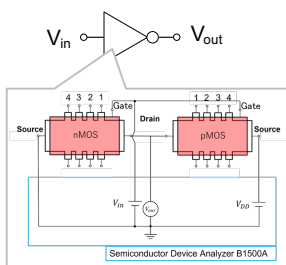


Si以外の材料への応用

多端子
MOSFETの
温度センサ
としての
応用

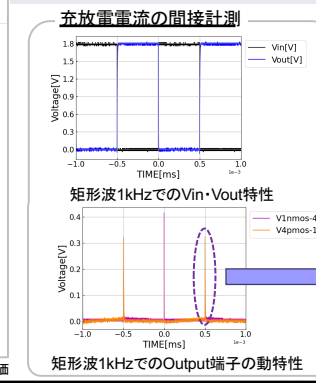
集積回路動作の間接計測(デジタル・アナログ回路)

Inverter (NOT回路)



レイアウト図
※180nm CMOS技術で試作・評価

- デジタル回路の最小構成回路として、インバータを例に、デジタル回路の動作状況を間接的に計測
- 貫通電流の大きさに対して、それぞれのOutput端子の電位差が比例して変化
- 動特性では、充電・放電タイミングに応じてOutput端子電圧が交互に変化
- IoTのセキュリティ監視や信頼性評価に有効



貫通電流の間接計測

